

# Document made available under the Patent Cooperation Treaty (PCT)

International application number: PCT/JP04/017931

International filing date: 02 December 2004 (02.12.2004)

Document type: Certified copy of priority document

Document details: Country/Office: JP  
Number: 2003-420643  
Filing date: 18 December 2003 (18.12.2003)

Date of receipt at the International Bureau: 04 February 2005 (04.02.2005)

Remark: Priority document submitted or transmitted to the International Bureau in compliance with Rule 17.1(a) or (b)



World Intellectual Property Organization (WIPO) - Geneva, Switzerland  
Organisation Mondiale de la Propriété Intellectuelle (OMPI) - Genève, Suisse

日本国特許庁  
JAPAN PATENT OFFICE

09.12.2004

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出願年月日 2003年12月18日  
Date of Application:

出願番号 特願2003-420643  
Application Number:  
[ST. 10/C]: [JP 2003-420643]

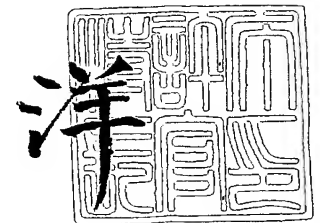
出願人 松下電器産業株式会社  
Applicant(s):



2005年 1月21日

特許庁長官  
Commissioner,  
Japan Patent Office

小川



【書類名】 特許願  
【整理番号】 2018350242  
【提出日】 平成15年12月18日  
【あて先】 特許庁長官殿  
【国際特許分類】 H01L 25/00  
【発明者】  
    【住所又は居所】 大阪府門真市大字門真 1 0 0 6 番地 松下電器産業株式会社内  
    【氏名】 東 和司  
【発明者】  
    【住所又は居所】 大阪府門真市大字門真 1 0 0 6 番地 松下電器産業株式会社内  
    【氏名】 石谷 伸治  
【特許出願人】  
    【識別番号】 000005821  
    【氏名又は名称】 松下電器産業株式会社  
【代理人】  
    【識別番号】 100097445  
    【弁理士】  
    【氏名又は名称】 岩橋 文雄  
【選任した代理人】  
    【識別番号】 100103355  
    【弁理士】  
    【氏名又は名称】 坂口 智康  
【選任した代理人】  
    【識別番号】 100109667  
    【弁理士】  
    【氏名又は名称】 内藤 浩樹  
【手数料の表示】  
    【予納台帳番号】 011305  
    【納付金額】 21,000円  
【提出物件の目録】  
    【物件名】 特許請求の範囲 1  
    【物件名】 明細書 1  
    【物件名】 図面 1  
    【物件名】 要約書 1  
    【包括委任状番号】 9809938

**【書類名】 特許請求の範囲****【請求項 1】**

電子素子パッケージであって、  
内側を向く上面、下面および側面を有する内部空間を形成する容器と、  
前記上面、前記下面および前記側面のうちの第 1 の面に実装された第 1 の電子素子および第 2 の面に実装された第 2 の電子素子と、  
前記容器において前記第 1 の面の外側の面上に形成されるとともに前記第 1 の電子素子と電気的に接続される第 1 の外部電極と、  
前記容器において前記第 2 の面の外側の面上に形成されるとともに前記第 2 の電子素子と電気的に接続される第 2 の外部電極と、  
を備えることを特徴とする電子素子パッケージ。

**【請求項 2】**

請求項 1 に記載の電子素子パッケージであって、  
前記第 1 の面が前記上面であり、前記第 2 の面が前記下面であることを特徴とする電子素子パッケージ。

**【請求項 3】**

請求項 2 に記載の電子素子パッケージであって、  
前記容器が、  
底面に前記第 2 の電子素子が実装された凹部を有する容器本体と、  
前記凹部を塞ぐ面に前記第 1 の電子素子が実装された蓋体と、  
を備えることを特徴とする電子素子パッケージ。

**【請求項 4】**

請求項 3 に記載の電子素子パッケージであって、  
前記容器本体が、  
前記側面を内側に有する筒状体と、  
前記筒状体の開口の一端を塞ぐことにより前記凹部の前記底面となる面に前記第 2 の電子素子が実装されたもう 1 つの蓋体と、  
を備えることを特徴とする電子素子パッケージ。

**【請求項 5】**

請求項 3 または 4 に記載の電子素子パッケージであって、  
前記容器本体または前記蓋体が樹脂により形成されることを特徴とする電子素子パッケージ。

**【請求項 6】**

請求項 3 ないし 5 のいずれかに記載の電子素子パッケージであって、  
前記容器本体と前記蓋体とを接着して前記内部空間を密閉する金属層をさらに備え、  
前記金属層が、減圧または不活性ガス環境下にて前記容器本体の接着部位上の金属部と前記蓋体の接着部位上の金属部とにエネルギー波を照射した後、両金属部を互いに接触させることにより形成されたものであることを特徴とする電子素子パッケージ。

**【請求項 7】**

請求項 1 ないし 6 のいずれかに記載の電子素子パッケージであって、  
前記第 1 の電子素子が、減圧または不活性ガス環境下にて前記第 1 の電子素子の電極部および前記第 1 の面上の電極にエネルギー波を照射した後に両電極を互いに接触させる金属接合により実装されており、  
前記第 2 の電子素子が、減圧または不活性ガス環境下にて前記第 2 の電子素子の電極部および前記第 2 の面上の電極にエネルギー波を照射した後に両電極を互いに接触させる金属接合により実装されていることを特徴とする電子素子パッケージ。

**【請求項 8】**

請求項 1 ないし 6 のいずれかに記載の電子素子パッケージであって、  
前記第 1 の電子素子および前記第 2 の電子素子がそれぞれ、前記第 1 の面および前記第 2 の面上に付与された硬化性を有する異方導電性または非導電性の樹脂上から押圧されて

実装されることを特徴とする電子素子パッケージ。

【請求項 9】

請求項 1 ないし 8 のいずれかに記載の電子素子パッケージであって、  
前記第 1 の電子素子および前記第 2 の電子素子が半導体素子であることを特徴とする電子素子パッケージ。

【請求項 10】

請求項 1 ないし 9 のいずれかに記載の電子素子パッケージであって、  
前記内部空間が、減圧状態または不活性ガスが充填されていることを特徴とする電子素子パッケージ。

【請求項 11】

電子素子パッケージの製造方法であって、  
a) 第 1 の容器部材の第 1 の外部電極が形成される面とは反対側の面に第 1 の電子素子を実装して前記第 1 の外部電極と電気的に接続し、第 2 の容器部材の第 2 の外部電極が形成される面とは反対側の面に第 2 の電子素子を実装して前記第 2 の外部電極と電気的に接続する工程と、  
b) 前記第 1 および前記第 2 の電子素子を内側に向けつつ前記第 1 および前記第 2 の容器部材を含む複数の容器部材を接着することにより、内側を向く上面、下面および側面のうちの第 1 の面に前記第 1 の電子素子を実装され、第 2 の面に前記第 2 の電子素子を実装された内部空間を有する容器を形成する工程と、  
を備えることを特徴とする電子素子パッケージの製造方法。

【請求項 12】

請求項 11 に記載の電子素子パッケージの製造方法であって、  
前記第 1 の面が前記上面であり、前記第 2 の面が前記下面であることを特徴とする電子素子パッケージの製造方法。

【請求項 13】

請求項 12 に記載の電子素子パッケージの製造方法であって、  
前記複数の容器部材に前記側面を内側に有する筒状体が含まれ、前記第 1 の容器部材が、前記筒状体の開口の一端を塞ぐ前記上面を有する蓋体であり、前記第 2 の容器部材が、前記開口の他端を塞ぐ前記下面を有するもう 1 つの蓋体であることを特徴とする電子素子パッケージの製造方法。

【請求項 14】

請求項 12 に記載の電子素子パッケージの製造方法であって、  
前記第 2 の容器部材が、前記下面が底面となる凹部を有する容器本体であり、前記第 1 の容器部材が、前記凹部を塞ぐ面となる前記上面を有する蓋体であることを特徴とする電子素子パッケージの製造方法。

【請求項 15】

請求項 14 に記載の電子素子パッケージの製造方法であって、  
前記 b) 工程において、前記第 1 の容器部材および前記第 2 の容器部材が減圧または不活性ガス環境下に配置されており、  
前記 b) 工程が、  
前記第 1 の容器部材の接着部位上の金属部と前記第 2 の容器部材の接着部位上の金属部とにエネルギー波を照射する工程と、  
前記第 1 の容器部材の前記金属部と前記第 2 の容器部材の前記金属部とを互いに接触させることにより金属接合し、前記第 1 および前記第 2 の電子素子が収納される密閉された前記内部空間を形成する工程と、  
を備えることを特徴とする電子素子パッケージの製造方法。

【請求項 16】

請求項 11 ないし 15 のいずれかに記載の電子素子パッケージの製造方法であって、  
前記 b) 工程において、前記複数の容器部材が、室温以上 150℃以下とされることを特徴とする電子素子パッケージの製造方法。

## 【請求項 17】

請求項 11 ないし 16 のいずれかに記載の電子素子パッケージの製造方法であって、  
前記 a) 工程において、前記第 1 の電子素子、前記第 2 の電子素子、前記第 1 の容器部材および前記第 2 の容器部材が減圧または不活性ガス環境下に配置されており、

前記 a) 工程が、

前記第 1 の電子素子の電極部および前記第 1 の容器部材の電極にエネルギー波を照射する工程と、

前記第 1 の電子素子の電極部と前記第 1 の容器部材の電極とを互いに接触させ、金属接合により前記第 1 の電子素子を実装する工程と、

前記第 2 の電子素子の電極部および前記第 2 の容器部材の電極にエネルギー波を照射する工程と、

前記第 2 の電子素子の電極部と前記第 2 の容器部材の電極とを互いに接触させ、金属接合により前記第 2 の電子素子を実装する工程と、

を備えることを特徴とする電子素子パッケージの製造方法。

## 【請求項 18】

請求項 11 ないし 16 のいずれかに記載の電子素子パッケージの製造方法であって、

前記 a) 工程が、

前記第 1 の容器部材および前記第 2 の容器部材のそれぞれの電極上に硬化性を有する異方導電性または非導電性の樹脂を付与する工程と、

前記第 1 の容器部材上に付与された樹脂上から前記第 1 の電子素子を押圧して実装する工程と、

前記第 2 の容器部材上に付与された樹脂上から前記第 2 の電子素子を押圧して実装する工程と、

を備えることを特徴とする電子素子パッケージの製造方法。

【書類名】明細書

【発明の名称】電子素子パッケージおよび電子素子パッケージの製造方法

【技術分野】

【0001】

本発明は、密閉された内部空間に電子素子を備える電子素子パッケージおよびその製造方法に関する。

【背景技術】

【0002】

従来より、半導体素子、表面弾性波素子、その他様々な電子素子を、大気中に存在する水分や酸素等の影響から守る一手法として、容器の内部に電子素子を収納し、容器内部を密閉して電子素子を封止する技術が知られている。

【0003】

特許文献1では、回路部品を密閉空間内に収納する電子回路モジュールの製造において、抵抗やコンデンサ等の回路部品が実装されたフレキシブル回路基板が内面に貼り付けられた箱形ケースに、回路部品が実装された面を内側に向けて硬質回路基板を嵌め込むことにより、ケース内部の空隙部を有効に活用する技術が開示されている。

【特許文献1】特開昭61-278198号公報

【発明の開示】

【発明が解決しようとする課題】

【0004】

ところで、近年の電子機器の小型化に伴って電子素子の微小化が進み、微小な電子素子の配置の更なる高密度化も求められている。特許文献1に開示される電子回路モジュールでは、容器内部にフレキシブル回路基板を収納することが前提となっているため、ICのベアチップ等の微小な電子部品に対してフレキシブル回路基板が相対的に厚くなり、電子素子の微小化に合わせた高密度化およびパッケージの小型化が困難となる。

【0005】

本発明は、上記課題に鑑みなされたものであり、微小な電子素子の高密度な配置に適した電子素子パッケージを提供することを目的としている。

【課題を解決するための手段】

【0006】

請求項1に記載の発明は、電子素子パッケージであって、内側を向く上面、下面および側面を有する内部空間を形成する容器と、前記上面、前記下面および前記側面のうちの第1の面に実装された第1の電子素子および第2の面に実装された第2の電子素子と、前記容器において前記第1の面の外側の面上に形成されるとともに前記第1の電子素子と電気的に接続される第1の外部電極と、前記容器において前記第2の面の外側の面上に形成されるとともに前記第2の電子素子と電気的に接続される第2の外部電極とを備える。

【0007】

請求項2に記載の発明は、請求項1に記載の電子素子パッケージであって、前記第1の面が前記上面であり、前記第2の面が前記下面である。

【0008】

請求項3に記載の発明は、請求項2に記載の電子素子パッケージであって、前記容器が、底面に前記第2の電子素子が実装された凹部を有する容器本体と、前記凹部を塞ぐ面に前記第1の電子素子が実装された蓋体とを備える。

【0009】

請求項4に記載の発明は、請求項3に記載の電子素子パッケージであって、前記容器本体が、前記側面を内側に有する筒状体と、前記筒状体の開口の一端を塞ぐことにより前記凹部の前記底面となる面に前記第2の電子素子が実装されたもう1つの蓋体とを備える。

【0010】

請求項5に記載の発明は、請求項3または4に記載の電子素子パッケージであって、前記容器本体または前記蓋体が樹脂により形成される。

## 【0011】

請求項6に記載の発明は、請求項3ないし5のいずれかに記載の電子素子パッケージであって、前記容器本体と前記蓋体とを接着して前記内部空間を密閉する金属層をさらに備え、前記金属層が、減圧または不活性ガス環境下にて前記容器本体の接着部位上の金属部と前記蓋体の接着部位上の金属部とにエネルギー波を照射した後、両金属部を互いに接触させることにより形成されたものである。

## 【0012】

請求項7に記載の発明は、請求項1ないし6のいずれかに記載の電子素子パッケージであって、前記第1の電子素子が、減圧または不活性ガス環境下にて前記第1の電子素子の電極部および前記第1の面上の電極にエネルギー波を照射した後に両電極を互いに接触させる金属接合により実装されており、前記第2の電子素子が、減圧または不活性ガス環境下にて前記第2の電子素子の電極部および前記第2の面上の電極にエネルギー波を照射した後に両電極を互いに接触させる金属接合により実装されている。

## 【0013】

請求項8に記載の発明は、請求項1ないし6のいずれかに記載の電子素子パッケージであって、前記第1の電子素子および前記第2の電子素子がそれぞれ、前記第1の面および前記第2の面上に付与された硬化性を有する異方導電性または非導電性の樹脂上から押圧されて実装される。

## 【0014】

請求項9に記載の発明は、請求項1ないし8のいずれかに記載の電子素子パッケージであって、前記第1の電子素子および前記第2の電子素子が半導体素子である。

## 【0015】

請求項10に記載の発明は、請求項1ないし9のいずれかに記載の電子素子パッケージであって、前記内部空間が、減圧状態または不活性ガスが充填されている。

## 【0016】

請求項11に記載の発明は、電子素子パッケージの製造方法であって、a) 第1の容器部材の第1の外部電極が形成される面とは反対側の面に第1の電子素子を実装して前記第1の外部電極と電気的に接続し、第2の容器部材の第2の外部電極が形成される面とは反対側の面に第2の電子素子を実装して前記第2の外部電極と電気的に接続する工程と、b) 前記第1および前記第2の電子素子を内側に向けつつ前記第1および前記第2の容器部材を含む複数の容器部材を接着することにより、内側を向く上面、下面および側面のうちの第1の面に前記第1の電子素子を実装され、第2の面に前記第2の電子素子を実装された内部空間を有する容器を形成する工程とを備える。

## 【0017】

請求項12に記載の発明は、請求項11に記載の電子素子パッケージの製造方法であって、前記第1の面が前記上面であり、前記第2の面が前記下面である。

## 【0018】

請求項13に記載の発明は、請求項12に記載の電子素子パッケージの製造方法であって、前記複数の容器部材に前記側面を内側に有する筒状体が含まれ、前記第1の容器部材が、前記筒状体の開口の一端を塞ぐ前記上面を有する蓋体であり、前記第2の容器部材が、前記開口の他端を塞ぐ前記下面を有するもう1つの蓋体である。

## 【0019】

請求項14に記載の発明は、請求項12に記載の電子素子パッケージの製造方法であって、前記第2の容器部材が、前記下面が底面となる凹部を有する容器本体であり、前記第1の容器部材が、前記凹部を塞ぐ面となる前記上面を有する蓋体である。

## 【0020】

請求項15に記載の発明は、請求項14に記載の電子素子パッケージの製造方法であって、前記b) 工程において、前記第1の容器部材および前記第2の容器部材が減圧または不活性ガス環境下に配置されており、前記b) 工程が、前記第1の容器部材の接着部位上の金属部と前記第2の容器部材の接着部位上の金属部とにエネルギー波を照射する工程と



、前記第 1 の容器部材の前記金属部と前記第 2 の容器部材の前記金属部とを互いに接触させることにより金属接合し、前記第 1 および前記第 2 の電子素子が収納される密閉された前記内部空間を形成する工程とを備える。

【0021】

請求項 16 に記載の発明は、請求項 11 ないし 15 のいずれかに記載の電子素子パッケージの製造方法であって、前記 b) 工程において、前記複数の容器部材が、室温以上 150℃以下とされる。

【0022】

請求項 17 に記載の発明は、請求項 11 ないし 16 のいずれかに記載の電子素子パッケージの製造方法であって、前記 a) 工程において、前記第 1 の電子素子、前記第 2 の電子素子、前記第 1 の容器部材および前記第 2 の容器部材が減圧または不活性ガス環境下に配置されており、前記 a) 工程が、前記第 1 の電子素子の電極部および前記第 1 の容器部材の電極にエネルギー波を照射する工程と、前記第 1 の電子素子の電極部と前記第 1 の容器部材の電極とを互いに接触させ、金属接合により前記第 1 の電子素子を実装する工程と、前記第 2 の電子素子の電極部および前記第 2 の容器部材の電極にエネルギー波を照射する工程と、前記第 2 の電子素子の電極部と前記第 2 の容器部材の電極とを互いに接触させ、金属接合により前記第 2 の電子素子を実装する工程とを備える。

【0023】

請求項 18 に記載の発明は、請求項 11 ないし 16 のいずれかに記載の電子素子パッケージの製造方法であって、前記 a) 工程が、前記第 1 の容器部材および前記第 2 の容器部材のそれぞれの電極上に硬化性を有する異方導電性または非導電性の樹脂を付与する工程と、前記第 1 の容器部材上に付与された樹脂上から前記第 1 の電子素子を押圧して実装する工程と、前記第 2 の容器部材上に付与された樹脂上から前記第 2 の電子素子を押圧して実装する工程とを備える。

【発明の効果】

【0024】

本発明では、電子素子パッケージの構造を微小な電子素子の高密度な配置に適したものとすることができる。

【0025】

請求項 2 ないし 4 並びに請求項 13 および 14 の発明では、電子素子パッケージを容易に製造することができる。

【0026】

請求項 5 の発明では、電子素子パッケージの製造コストを削減することができる。

【0027】

請求項 6 および 15 の発明では、容器本体と蓋体とを低温にて接着することができる。

【発明を実施するための最良の形態】

【0028】

図 1 は、本発明の第 1 の実施の形態に係る電子素子パッケージ 1 の構成を示す断面図である。電子素子パッケージ 1 は、内部に電子素子である半導体素子 61 が封止されたパッケージ（すなわち、電子素子を密閉空間内に設けてパッケージ化したもの）であり、2つの半導体素子 61、および、2つの半導体素子 61 を収納する内部空間 11 を形成する容器 10 を備える。

【0029】

図 2 は、電子素子パッケージ 1 を示す分解斜視図である。容器 10 は、Z 方向の両端に開口を有する筒状部材 4、筒状部材 4 の（+Z）側の開口を塞ぐ上蓋部材 2、および、筒状部材 4 の（-Z）側の開口を塞ぐ下蓋部材 3 を備える。上蓋部材 2、下蓋部材 3 および筒状部材 4 は樹脂により形成される。筒状部材 4 の（+Z）側および（-Z）側の端面には、金（Au）により形成される金属部 511 および 521 がそれぞれ設けられる。また、上蓋部材 2 の（-Z）側の面（内部空間 11 の上側の面を形成する面であり、以下、「上面」という。）21、および、下蓋部材 3 の（+Z）側の面（内部空間 11 の下側の面

を形成する面であり、以下、「下面」という。) 31のうち筒状部材4が接着される領域には、金により形成される金属部512および522がそれぞれ設けられる。内部空間11の上面21および下面31には、半導体素子61が1つずつ実装される。

#### 【0030】

図1に示すように、電子素子パッケージ1では、金属部521および522が接合されて金属層52が形成されることにより筒状部材4と下蓋部材3とが接着され、また、金属部511および512が接合されて金属層51が形成されることにより筒状部材4と上蓋部材2とが接着される。このように、上蓋部材2および下蓋部材3が筒状部材4の両端の開口を塞いで取り付けられることにより、上蓋部材2、下蓋部材3および筒状部材4の内側を向く面により内部空間11が形成され、筒状部材4の内側の面41が内部空間11の側面を形成する。以下の説明では、面41を「側面」と呼ぶ。

#### 【0031】

上蓋部材2は、内部空間11の上面21上に形成された内部電極22、および、(+Z)側の面(すなわち、容器10の外表面であって上面21の外側の面)211上に形成された外部電極23を備える多層基板であり、内部電極22と外部電極23とは上蓋部材2を貫通するビア24によって電氣的に接続される。上面21に実装される半導体素子61は、内部電極22およびビア24を介して外部電極23と電氣的に接続される。

#### 【0032】

下蓋部材3は、下面31上に形成された内部電極32、および、(-Z)側の面(すなわち、容器10の外表面であって下面31の外側の面)311上に形成された外部電極33を備える多層基板であり、内部電極32と外部電極33とは下蓋部材3を貫通するビア34によって電氣的に接続される。下面31に実装される半導体素子61は、内部電極32およびビア34を介して外部電極33と電氣的に接続される。

#### 【0033】

半導体素子61は、いわゆるICのベアチップであり、半導体素子61の実装面のランド上に形成された金属のバンプ62が、上蓋部材2の内部電極22、または、下蓋部材3の内部電極32に電氣的に接合されることにより上蓋部材2または下蓋部材3に実装される。

#### 【0034】

図3は、電子素子パッケージ1の製造工程を示す図である。電子素子パッケージ1が製造される際には、まず、上蓋部材2、下蓋部材3および筒状部材4のそれぞれの接着部位に金メッキが施され、金属部512、522、511および521が形成される(ステップS11)。

#### 【0035】

続いて、上蓋部材2、下蓋部材3、筒状部材4および2つの半導体素子61が、接合装置のロードロック内に搬入され、ロードロックに接続される真空ポンプによりロードロック内が減圧された後、予め減圧状態(好ましくは、真空状態)とされているチャンバ内に搬入されて所定の位置に配置される。次に、チャンバ内の減圧(真空)環境下において、1つの半導体素子61のバンプ62、および、上蓋部材2の内部電極22にアルゴン(Ar)の高速原子ビーム(Fast Atom Beam:以下、「FAB」という。)が照射され、バンプ62および内部電極22の表面が洗浄される(すなわち、表面の不要な物質の除去および表面の活性化が行われる。)(ステップS12)。このとき、バンプ62および内部電極22の温度は、表面の活性化の促進、および、高温加熱による半導体素子61の損傷防止の観点から、室温以上150℃以下とされることが好ましく、必要に応じてレーザー光の照射等により加熱される。その後、バンプ62と内部電極22とを互いに接触させる金属接合により半導体素子61が上蓋部材2に実装される(ステップS13)。

#### 【0036】

もう1つの半導体素子61についても同様に、減圧(真空)環境下にて半導体素子61のバンプ62、および、下蓋部材3の内部電極32にFABが照射され(ステップS14)、バンプ62および内部電極32を互いに接触させる金属接合により下蓋部材3に実装

される（ステップS15）。なお、バンプ62に代わるバンプが予め内部電極22および内部電極32上にそれぞれ形成されていてもよい。この場合、半導体素子61のランドとバンプとがFABにより洗浄された後に接合される。また、上蓋部材2への半導体素子61の実装は、下蓋部材3への実装の後に行われてもよい。

#### 【0037】

上蓋部材2および下蓋部材3のそれぞれに半導体素子61が実装されると、チャンバ内の減圧（真空）環境下において下蓋部材3の金属部522、および、筒状部材4の（-Z）側の金属部521にFABが照射され、両金属部の表面が洗浄される（ステップS16）。このとき両金属部は、温度が室温以上150℃以下となるよう、必要に応じてレーザ光の照射等により加熱される。続いて、金属部522と金属部521とを互いに接触させることにより、両金属部が金属接合されて金属層52が形成され、下蓋部材3と筒状部材4とが接着される（ステップS17）。

#### 【0038】

次に、減圧（真空）環境下において上蓋部材2の金属部512、および、筒状部材4の（+Z）側の金属部511にFABが照射され、両金属部の表面が洗浄される（ステップS18）。このとき両金属部は、温度が室温以上150℃以下となるよう、必要に応じてレーザ光の照射等により加熱される。その後、金属部512と金属部511とを互いに接触させることにより、両金属部が金属接合されて金属層51が形成される。下蓋部材3により（-Z）側の開口を塞がれた筒状部材4と上蓋部材2とは金属層51により接着され、2つの半導体素子61が収納される内部空間11が減圧（真空）状態にて密閉される（ステップS19）。

#### 【0039】

以上のように、下蓋部材3、上蓋部材2および筒状部材4が、実装された2つの半導体素子61を内側（内部空間11側）に向けつつ接着されることにより容器10が形成されて電子素子パッケージ1が製造される。なお、半導体素子61の実装、および、各金属部の接合は不活性ガス環境下にて行われてもよく、この場合、半導体素子61が封止される内部空間11には不活性ガスが封入される。また、不活性ガス環境下における封止時にチャンバ内が減圧（大気圧から1Pa（パスカル）～10Pa程度の減圧でよい。）されてもよい。

#### 【0040】

電子素子パッケージ1では、上面21に実装された半導体素子61と外部電極23、および、下面31に実装された半導体素子61と外部電極33とが互いに電氣的に接続されているため、電子素子パッケージ1が外部基板に実装されることにより、外部基板と2つの半導体素子61とが電氣的に接続される。電子素子パッケージ1の外部基板への実装は、例えば、外部電極33が異方導電性樹脂フィルムを介して外部基板上の電極と接続され、外部電極23がワイヤボンディングにより外部基板上の電極と接続されることにより行われ、複数の電子素子パッケージ1が外部基板上に高密度にて配置される。

#### 【0041】

以上に説明したように、電子素子パッケージ1では、2つの半導体素子61が外部電極が形成された多層基板である上蓋部材2および下蓋部材3にそれぞれ直接実装されるため、パッケージの構造を微小な電子素子の高密度な配置に適したものとすることができる。また、半導体素子61がそれぞれ実装された上蓋部材2および下蓋部材3により筒状部材4の両端の開口が塞がれて容器10が形成されることにより、2つの半導体素子61が内部空間11の対向する2つの面（上面21および下面31）に実装されるため、電子素子パッケージ1を容易に製造することができる。

#### 【0042】

電子素子パッケージ1では、溶接等による場合に比べて低温（通常のはんだやガラスバウダー接合に比べて低温であり、好ましくは、室温以上150℃以下）にて筒状部材4と上蓋部材2および下蓋部材3とがそれぞれ接着され、半導体素子61が収納された内部空間11が密閉される。その結果、耐熱性の低い半導体素子61であっても熱による損傷

を与えることなく低温にて内部空間 11 に収納することができる。また、セラミックや金属等と比べて耐熱性は低い安価な樹脂製の蓋部材 2、下蓋部材 3 および筒状部材 4 を使用することができ、電子素子パッケージ 1 の製造コストを削減することができる。

#### 【0043】

電子素子パッケージ 1 では、各金属部が原子間の強い結合力により接合されるため、各部材同士の接着の信頼性が高められるとともに高い密閉性を有する内部空間 11 を形成することができる。また、金属層 51 および 52 が化学的に安定した（化学変化しにくい）金により形成されるため、内部空間 11 の密閉の信頼性が向上される。

#### 【0044】

さらに、内部空間 11 が減圧（真空）状態あるいは不活性ガス雰囲気とされるため、半導体素子 61 を大気中に存在する水分や酸素等の影響から守ることができ、これらの影響による半導体素子 61 の性能劣化を抑制することができる。このように、電子素子パッケージ 1 は、耐熱性が低く、かつ、耐湿性も低い半導体素子 61 の封止にも適している。

#### 【0045】

図 4 は、本発明の第 2 の実施の形態に係る電子素子パッケージ 1a の構成を示す断面図である。電子素子パッケージ 1a は、図 1 に示す電子素子パッケージ 1 の筒状部材 4 に代えて、2つの半導体素子 61 が実装された樹脂製の筒状部材 4a を備える。その他の構成は図 1 と同様であり、以下の説明において同符号を付す。図 4 に示すように、電子素子パッケージ 1a では、内部空間 11 の上面 21 および下面 31、並びに、側面のうち X 方向に略垂直に対向する 2つの面（以下、「実装側面」という。）410 のそれぞれに 1つずつ、合計 4つの半導体素子 61 が実装される。

#### 【0046】

図 5 は、筒状部材 4a および筒状部材 4a に実装される半導体素子 61 を示す分解斜視図である。筒状部材 4a は、それぞれに 1つの半導体素子 61 が実装される 2つの側壁部材 45、および、2つの側壁部材 45 を接続する 2つの接続部材 46 を備える。側壁部材 45 の実装側面 410 のうち接続部材 46 が接着される領域には、金（Au）により形成される金属部 531 が設けられる。接続部材 46 の接着部位である X 方向の両端面にも同様に、金（Au）により形成される金属部 532 が設けられ、金属部 531 と金属部 532 とが金属接合されることにより側壁部材 45 と接続部材 46 とが接着されて筒状部材 4a が形成される。

#### 【0047】

側壁部材 45 は、樹脂により形成される平坦な多層基板であり、図 4 に示すように実装側面 410 上に形成された内部電極 42、および、実装側面 410 の外側の面 411 上に形成された外部電極 43 を備え、内部電極 42 と外部電極 43 とは側壁部材 45 を貫通するビア 44 によって電氣的に接続される。筒状部材 4a では、半導体素子 61 が側壁部材 45 に実装されることにより、外部電極 43 と電氣的に接続される。

#### 【0048】

図 6 は、電子素子パッケージ 1a の製造工程の一部を示す図である。電子素子パッケージ 1a が製造される際には、図 3 のステップ S12～S19 の工程に先立って図 6 に示す工程が実施される。まず、図 5 に示す側壁部材 45 および接続部材 46 のそれぞれの接着部位に金メッキが施され、金属部 531 および 532 が形成される（ステップ S21）。

#### 【0049】

続いて、図 4 に示す上蓋部材 2 および下蓋部材 3 のそれぞれの接着部位に金メッキが施され、金属部 512 および 522 が形成される。また、筒状部材 4a を形成する側壁部材 45 および接続部材 46 の Z 方向の端面（互いに接着されて筒状部材 4a が形成された際の筒状部材 4a の接着部位に相当する部位）に金メッキが施され、金属部 511 および 521（正確には、筒状部材 4a が形成された際に環状の金属部 511 および 521 となる金属部）がそれぞれ形成される（ステップ S22）。

#### 【0050】

上記の各金属部の形成が終了すると、上蓋部材 2、下蓋部材 3、側壁部材 45、接続部

材 4 6 および 4 つの半導体素子 6 1 が、接合装置のロードロックを経由して予め減圧（真空）状態とされているチャンバ内に配置され、2 つの半導体素子 6 1 のバンプ 6 2、および、2 つの側壁部材 4 5 の内部電極 4 2 に F A B が照射されて表面が洗浄される（ステップ S 2 3）。その後、バンプ 6 2 と内部電極 4 2 とを互いに接触させる金属接合により、2 つの側壁部材 4 5 の実装側面 4 1 0 のそれぞれに 1 つの半導体素子 6 1 が実装される（ステップ S 2 4）。

#### 【0051】

続いて、チャンバ内の減圧（真空）環境下において、図 5 に示す側壁部材 4 5 の金属部 5 3 1 および 5 3 2 にアルゴンの F A B が照射され、両金属部の表面が洗浄される（ステップ S 2 5）。このとき両金属部は、温度が室温以上 150℃以下となるよう、必要に応じてレーザ光の照射等により加熱される。次に、金属部 5 3 1 と金属部 5 3 2 とを互いに接触させて両金属部を金属接合する作業を繰り返して 2 つの側壁部材 4 5 と 2 つの接続部材 4 6 とが順次接着され、筒状部材 4 a が形成される（ステップ S 2 6）。

#### 【0052】

その後、未実装の 2 つの半導体素子 6 1 のうち 1 つの半導体素子 6 1 のバンプ 6 2、および、上蓋部材 2 の内部電極 2 2 に F A B が照射され（図 3：ステップ S 1 2）、バンプ 6 2 と内部電極 2 2 とが金属接合されて半導体素子 6 1 が上蓋部材 2 に実装される（ステップ S 1 3）。同様に、もう 1 つの半導体素子 6 1 のバンプ 6 2、および、下蓋部材 3 の内部電極 3 2 に F A B が照射され（ステップ S 1 4）、バンプ 6 2 と内部電極 3 2 とが金属接合されて半導体素子 6 1 が下蓋部材 3 に実装される（ステップ S 1 5）。

#### 【0053】

続いて、下蓋部材 3 の金属部 5 2 2、および、筒状部材 4 a の金属部 5 2 1 に F A B が照射され（ステップ S 1 6）、両金属部が金属接合されて下蓋部材 3 と筒状部材 4 a とが接着される（ステップ S 1 7）。そして、上蓋部材 2 の金属部 5 1 2、および、筒状部材 4 a の金属部 5 1 1 に F A B が照射され（ステップ S 1 8）、両金属部が金属接合されて上蓋部材 2 と筒状部材 4 a とが接着され、4 つの半導体素子 6 1 が収納される内部空間 1 1 が減圧（真空）状態にて密閉される（ステップ S 1 9）。以上のように、下蓋部材 3、上蓋部材 2 および 2 つの側壁部材 4 5 が、実装された半導体素子 6 1 を内側（内部空間 1 1 側）に向けつつ互いに、あるいは、接続部材 4 6 と接着されることにより容器 1 0 が形成され、4 つの半導体素子 6 1 が収納される電子素子パッケージ 1 a が製造される。

#### 【0054】

なお、下蓋部材 3 および上蓋部材 2 への半導体素子 6 1 の実装は、側壁部材 4 5 と接続部材 4 6 との接着に先立って行われてもよく、また、各部材への実装の順番は適宜入れ替えられてもよい。また、上蓋部材 2 および下蓋部材 3 と筒状部材 4 a との接着は不活性ガス環境下にて行われてもよく、この場合、内部空間 1 1 には不活性ガスが封入される。さらには、不活性ガス環境下における封止時にチャンバ内が減圧（大気圧から 1 P a（パスカル）～10 P a 程度の減圧でよい。）されてもよい。

#### 【0055】

以上に説明したように、電子素子パッケージ 1 a では、4 つの半導体素子 6 1 を外部電極が形成された多層基板を組み合わせて形成される内部空間 1 1 の上面 2 1、下面 3 1 および側面 4 1（の実装側面 4 1 0）に直接実装することにより、パッケージの構造を微小な電子素子の高密度な配置により適したものとすることができる。また、平坦な部材である上蓋部材 2、下蓋部材 3 および側壁部材 4 5 に半導体素子 6 1 を実装した後に各部材を接着して容器 1 0 を形成するため、容器 1 0 内部に半導体素子 6 1 を容易に実装することができる。電子素子パッケージ 1 a を容易に製造することができる。

#### 【0056】

電子素子パッケージ 1 a は、電子素子パッケージ 1 と同様に、耐熱性の低い半導体素子 6 1 であっても熱による損傷を与えることなく低温にて内部空間 1 1 に収納することができる。安価な樹脂製の部材を使用可能とすることで電子素子パッケージ 1 a の製造コストを削減することができる。

## 【0057】

さらに、内部空間11を減圧（真空）状態あるいは不活性ガス雰囲気として半導体素子61を大気中に存在する水分や酸素等の影響から守ることができる。また、容器10を形成する各部材が金により形成される各金属部の原子間の結合により接着されているため、高い密閉性を有する内部空間11を形成することができるだけでなく、内部空間11の密閉の信頼性も向上される。

## 【0058】

図7は、本発明の第3の実施の形態に係る電子素子パッケージ1bの構成を示す断面図である。電子素子パッケージ1bは、半導体素子61の実装方法が異なる点を除き、図1に示す電子素子パッケージ1と同様であり、以下の説明において同符号を付す。

## 【0059】

図7に示す電子素子パッケージ1bでは、2つの半導体素子61はそれぞれ、内部空間11の上面21および下面31上に付与された熱硬化性を有する樹脂7を介してそれぞれの面に実装される。

## 【0060】

図8は、電子素子パッケージ1bの製造工程のうち半導体素子61の実装工程を示す図であり、図3中のステップS12～S15に対応する。図7に示す電子素子パッケージ1bでは、まず、上蓋部材2の内部電極22および下蓋部材3の内部電極32上に樹脂7が付与される（ステップS31）。樹脂7は、導電性粒子が内部に均一に分散した絶縁性樹脂により形成される異方導電性樹脂フィルム（ACF（Anisotropic Conductive Film））である。1つの半導体素子61が、上蓋部材2上に付与された樹脂7上から押圧されて加熱されることにより上蓋部材2に固着され、 bumps 62が内部電極22と樹脂7内の導電性粒子を介して電気的に接合されることにより上蓋部材2に実装される（ステップS32）。もう1つの半導体素子61も同様に、下蓋部材3に付与された樹脂7上から押圧されて加熱されることにより bumps 62が内部電極32に接続され、下蓋部材3に実装される（ステップS33）。この場合、半導体素子61の実装はチャンバ内にて行われる必要はない。

## 【0061】

なお、樹脂7として、異方導電性樹脂ペースト（ACP（Anisotropic Conductive Paste））、非導電性樹脂フィルム（NCF（Non-Conductive Film））、あるいは、非導電性樹脂ペースト（NCP（Non-Conductive Paste））が用いられてもよく、これらの樹脂は加熱処理以外の他の処理により硬化する性質を有していてもよい。いずれの場合であっても、半導体素子61を外部電極が形成された多層基板である上蓋部材2および下蓋部材3に直接実装することができるため、電子素子パッケージ1bの構造を微小な電子素子の高密度な配置に適したものとすることができる。

## 【0062】

図9は、本発明の第4の実施の形態に係る電子素子パッケージ1cの構成を示す断面図である。電子素子パッケージ1cは、図1に示す電子素子パッケージ1の筒状部材4、下蓋部材3および両部材を接着する金属層52に代えて、キャビティ（凹部）13を有する部材（以下、「キャビティ基板」という。）12を備える。その他の構成は図1と同様であり、以下の説明において同符号を付す。電子素子パッケージ1cでは、キャビティ基板12と上蓋部材2とが接着されて容器10が形成される。

## 【0063】

キャビティ基板12は、底部となる平坦なセラミック基板上に側壁となるセラミック層を積層することにより形成される。通常、1枚のセラミック基板上に格子状に複数のキャビティが形成され、この基板を切り分けることによりキャビティ基板12が形成される。

## 【0064】

キャビティ基板12の底部および側壁はそれぞれ、図1に示す下蓋部材3および筒状部材4と同等の役割を果たし、キャビティ13の底面（キャビティ基板12の底部の（+Z）側の面、すなわち、内部空間11の下面31）には半導体素子61が実装される。電子



素子パッケージ 1c は、上蓋部材 2 の（-Z）側の面、すなわち、内部空間 11 の上面 21 となる面であってキャビティ 13 の開口部を塞ぐ面にもう 1 つの半導体素子 61 が実装された状態にて、上蓋部材 2 とキャビティ基板 12 とが第 1 の実施の形態と同様の手法（図 3 のステップ S18, S19）にて金属層 51 により接着されることにより内部空間 11 が密閉されて形成される。このため、電子素子パッケージ 1c を容易に製造することができる。なお、半導体素子 61 の実装は第 1 の実施の形態と同様に金属接合により行われてもよく、第 3 の実施の形態のように樹脂を介して行われてもよい。

#### 【0065】

以上、本発明の実施の形態について説明してきたが、本発明は上記実施の形態に限定されるものではなく、様々な変更が可能である。例えば、上蓋部材 2、下蓋部材 3 および筒状部材 4 は、製造コスト削減の観点からは樹脂により形成されることが好ましいが、金属やセラミック等の他の材料により形成されてもよい。また、容器 10 を形成する各部材を接着する金属部は、内部空間 11 の密閉の信頼性向上の観点から金により形成されることが好ましいが、他の様々な金属により形成されてもよい。

#### 【0066】

上記実施の形態では、FAB としてアルゴンが使用されるが、窒素、水素等の他の原子も FAB として利用可能である。また、FAB に代えて、イオンビーム等の他のエネルギー波により金属部や電極の洗浄が行われてもよい。

#### 【0067】

容器 10 は、必ずしも上記実施の形態に示す形状の部材の接着により形成される必要はなく、他の様々な形状を有する部材が接着されることにより形成されてもよい。例えば、それぞれキャビティ構造を有する 2 つの基板が、キャビティの開口部を互いに塞ぐように接着されて内部空間 11 が形成されてもよい。また、部材同士の接着は、樹脂を主成分とする接着剤等により行われてもよい。

#### 【0068】

半導体素子 61 の実装は上記以外の手法により行われてもよく、例えば、 bumps 62 と内部電極 22 とが当接した状態で、半導体素子 61 が押圧されつつ超音波振動が付与されることにより bumps 62 と内部電極 22 とが接合されて実装されてもよい。また、複数の半導体素子 61 が実装される容器 10 の面は、上記実施の形態に示す組み合わせに限定されるわけではなく、適宜変更されてよい。すなわち、内部空間 11 の上面 21、下面 31 および 4 つの側面 41 のうちの少なくとも一の面と他の一の面に電子素子を実装することにより、微小な電子素子の高密度配置が実現される。

#### 【0069】

電子素子パッケージ 1 は、半導体素子以外の様々な種類の電子素子、例えば SAW（Surface Acoustic Wave：表面弾性波）フィルタ等を収納する電子素子パッケージとしても利用可能である。

#### 【産業上の利用可能性】

#### 【0070】

本発明は、半導体素子やその他様々な種類の電子素子を収納する電子素子パッケージにおいて利用可能である。

#### 【図面の簡単な説明】

#### 【0071】

- 【図 1】 第 1 の実施の形態に係る電子素子パッケージの構成を示す断面図
- 【図 2】 電子素子パッケージを示す分解斜視図
- 【図 3】 電子素子パッケージの製造工程を示す図
- 【図 4】 第 2 の実施の形態に係る電子素子パッケージの構成を示す断面図
- 【図 5】 筒状部材および筒状部材に実装される半導体素子を示す分解斜視図
- 【図 6】 電子素子パッケージの製造工程を示す図
- 【図 7】 第 3 の実施の形態に係る電子素子パッケージの構成を示す断面図
- 【図 8】 半導体素子の実装工程を示す図

【図9】第4の実施の形態に係る電子素子パッケージの構成を示す断面図

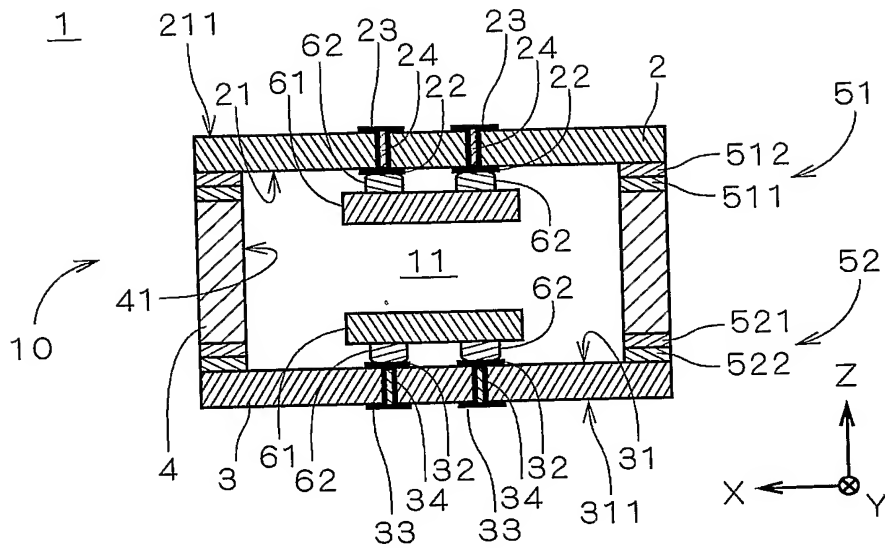
【符号の説明】

【0072】

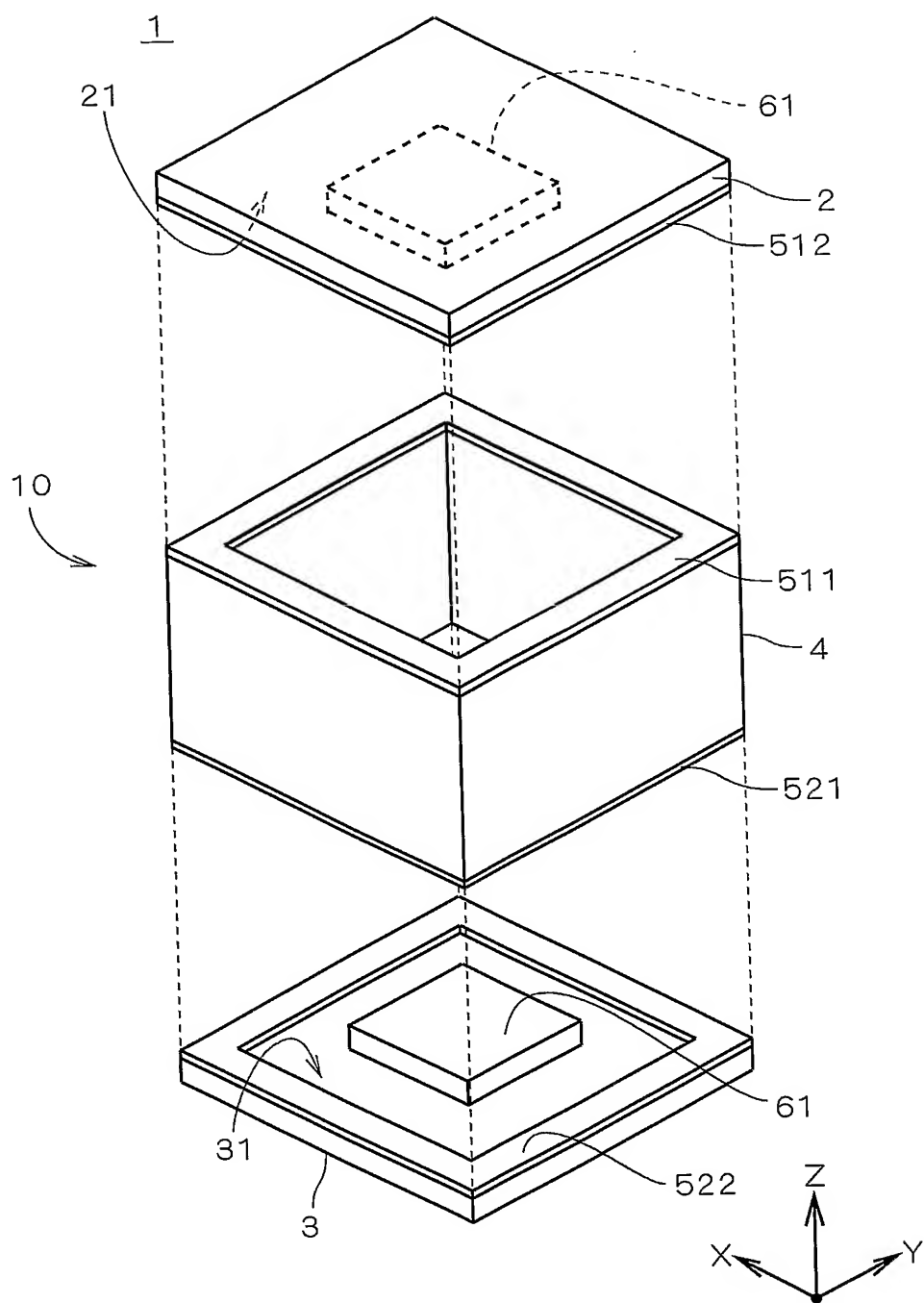
- 1, 1 a, 1 b, 1 c      電子素子パッケージ  
2      上蓋部材  
3      下蓋部材  
4, 4 a      筒状部材  
7      樹脂  
10      容器  
11      内部空間  
12      キャビティ基板  
13      キャビティ  
21      上面  
22, 32, 42      内部電極  
23, 33, 43      外部電極  
31      下面  
41      側面  
51      金属層  
61      半導体素子  
62      バンプ  
211, 311, 411      面  
511, 512      金属部  
S11~S19, S21~S26, S31~S33      ステップ



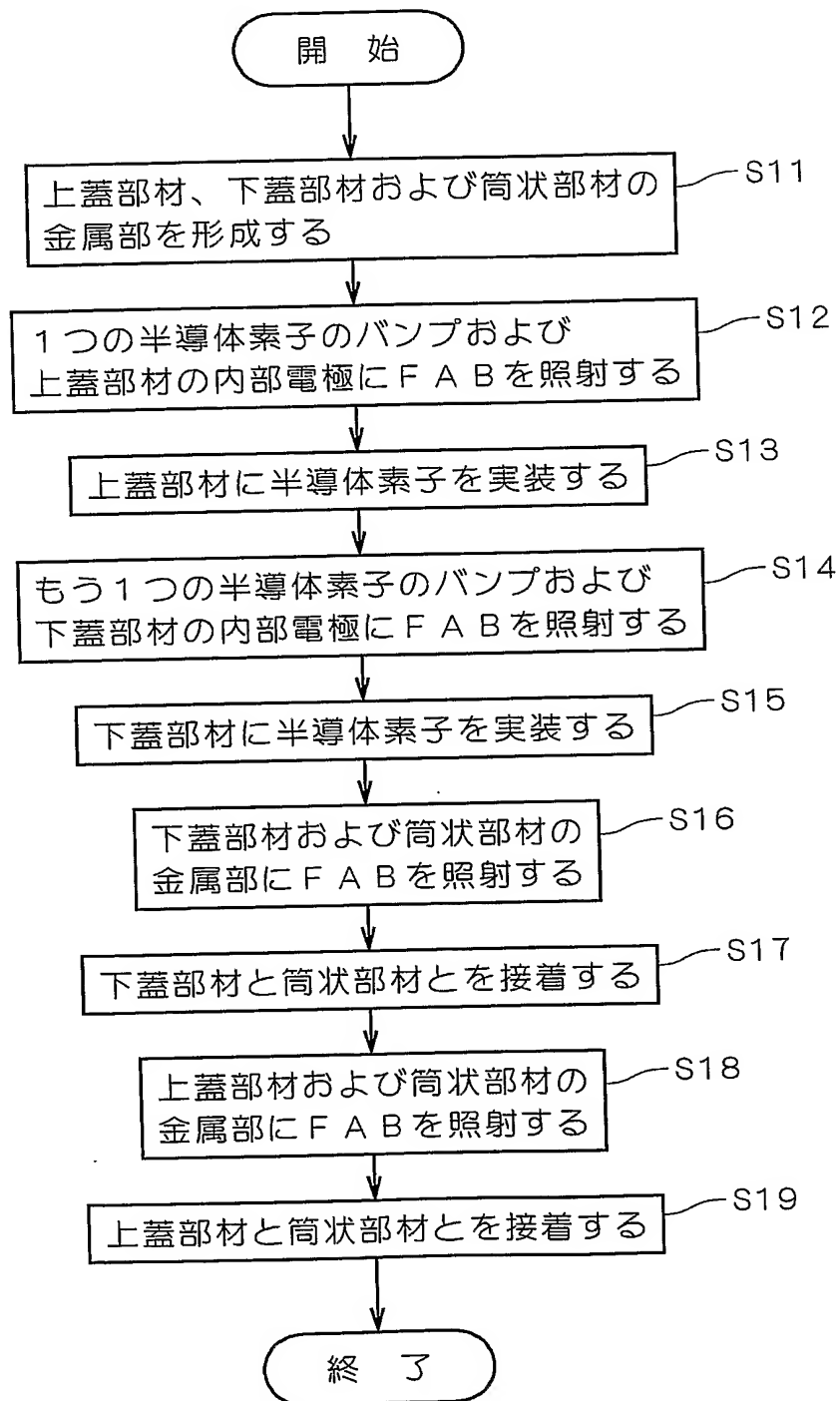
【書類名】 図面  
【図 1】



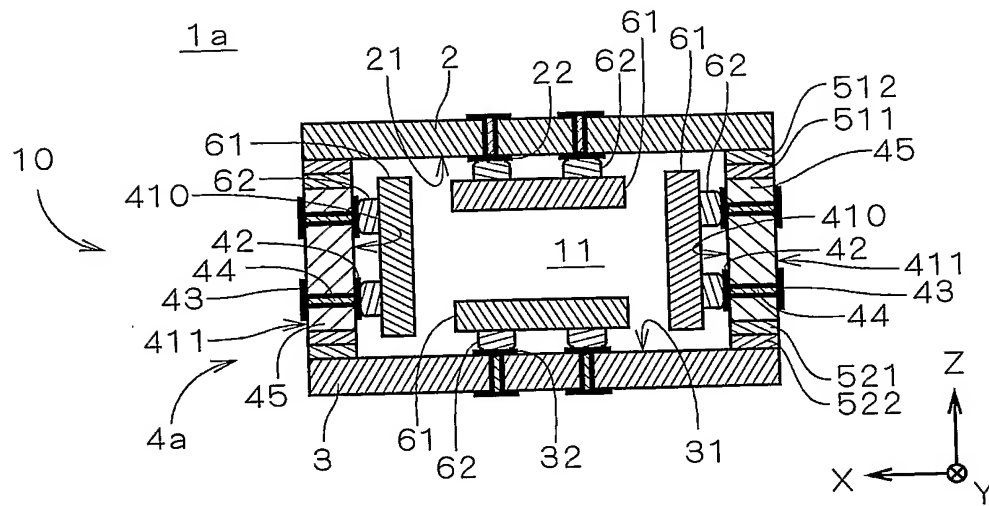
【図 2】



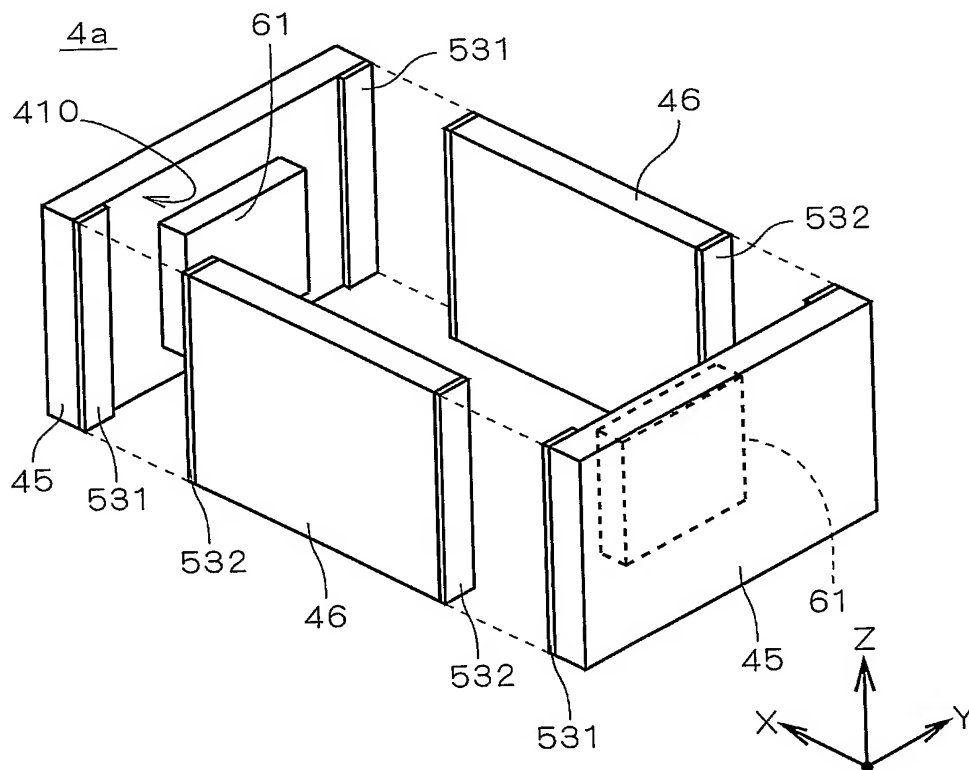
【図 3】



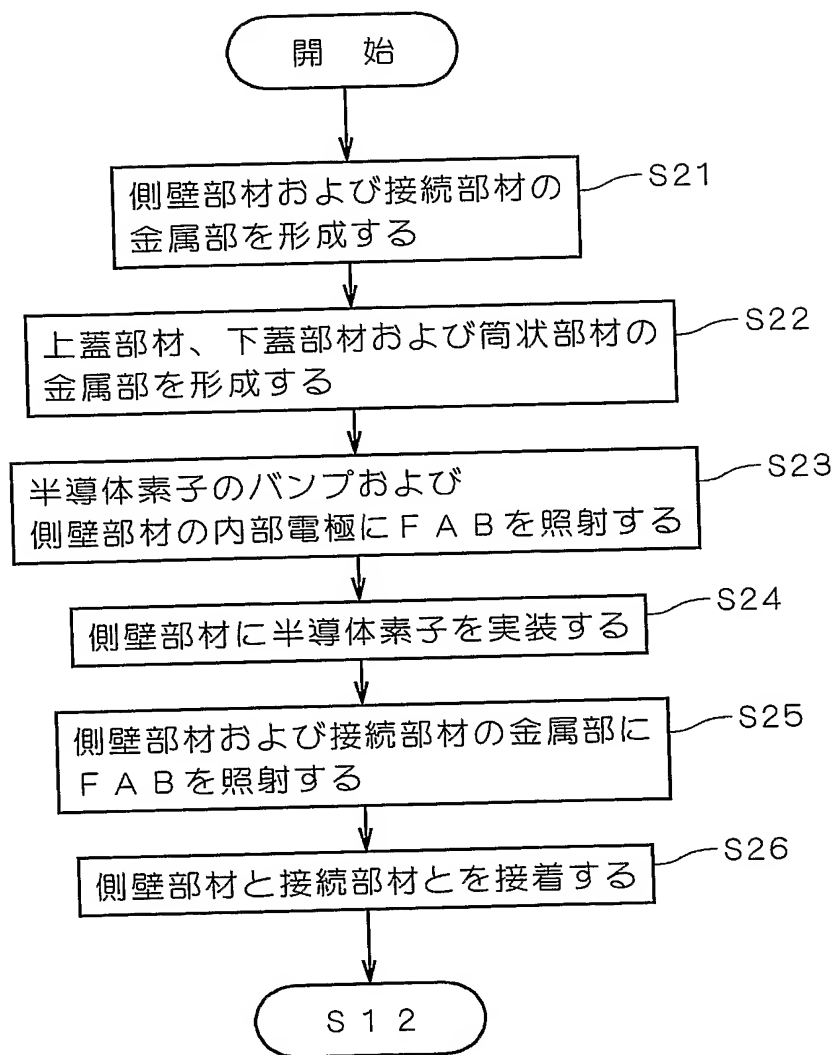
【図 4】



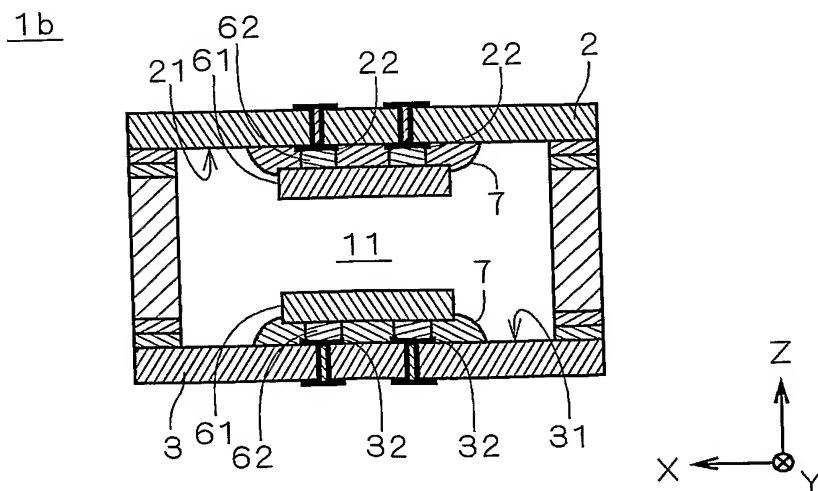
【図 5】



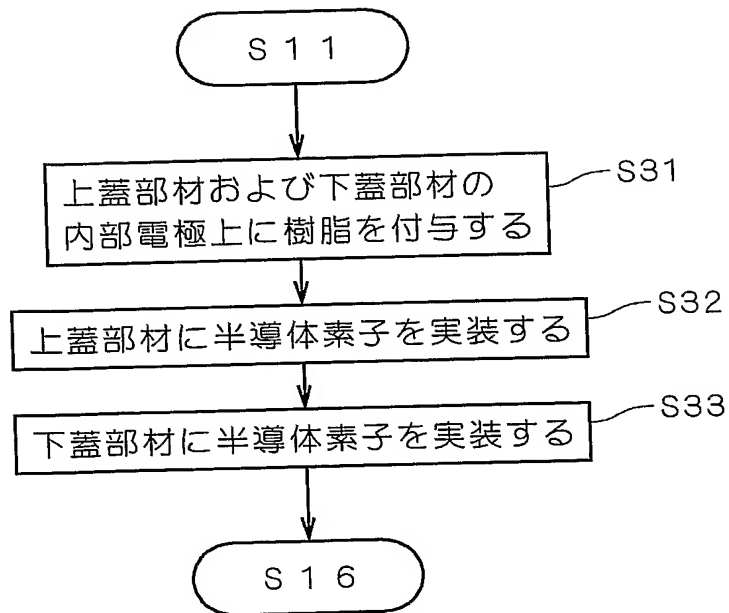
【図 6】



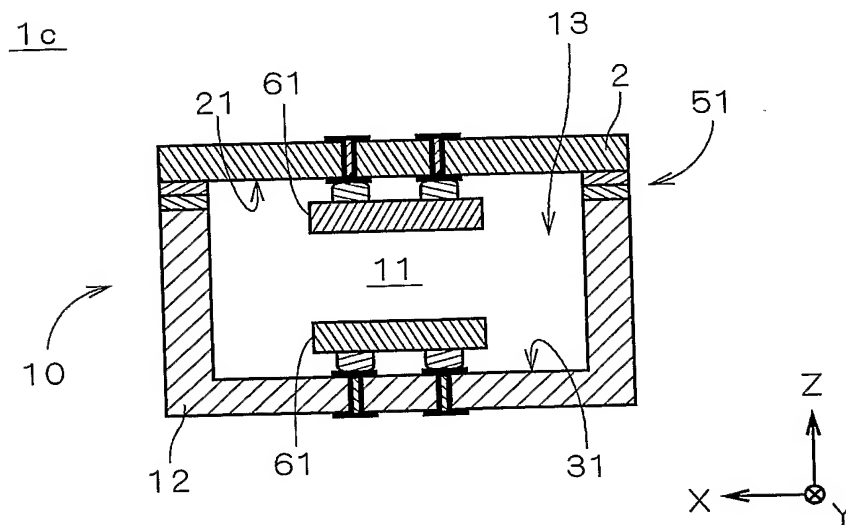
【圖 7】



【図 8】



【図 9】



## 【書類名】 要約書

## 【要約】

【課題】 微小な半導体素子の高密度な配置に適した電子素子パッケージを提供する。

【解決手段】 電子素子パッケージ 1 は、2つの半導体素子 6 1、および、2つの半導体素子 6 1 を収納する容器 1 0 を備える。容器 1 0 は、Z 方向の両端に開口を有する筒状部材 4、筒状部材 4 の (+Z) 側の開口を塞ぐ上蓋部材 2、および、筒状部材 4 の (-Z) 側の開口を塞ぐ下蓋部材 3 を備える。半導体素子 6 1 がそれぞれ実装された上蓋部材 2 および下蓋部材 3 が、半導体素子 6 1 を内側に向けつつ筒状部材 4 の両端の開口を塞ぐように金属層 5 1 および 5 2 によりそれぞれ接着され、内部空間 1 1 を形成する容器 1 0 が形成される。電子素子パッケージ 1 では、2つの半導体素子 6 1 が上蓋部材 2 および下蓋部材 3 にそれぞれ直接実装されるため、パッケージの構造を微小な電子素子の高密度な配置に適したものとすることができる。

【選択図】 図 1

特願 2 0 0 3 - 4 2 0 6 4 3

出 願 人 履 歴 情 報

識別番号 [ 0 0 0 0 0 5 8 2 1 ]

1. 変更年月日 1 9 9 0 年 8 月 2 8 日

[変更理由] 新規登録

住 所 大阪府門真市大字門真 1 0 0 6 番地  
氏 名 松下電器産業株式会社